

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-148222

(43)Date of publication of application : 29.05.2001

(51)Int.Cl.

H01J 1/316  
H01C 7/02  
H01J 9/02  
H01J 29/04  
H01J 31/12

(21)Application number : 11-329841

(71)Applicant : NORITAKE CO LTD  
NORITAKE DENSHI KOGYO KK

(22)Date of filing : 19.11.1999

(72)Inventor : HOSOMI KAZUNORI

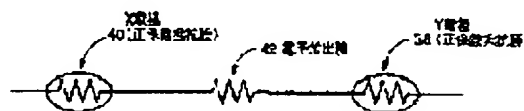
### (54) SURFACE CONDUCTIVE TYPE ELECTRON EMISSION ELEMENT AND ITS MANUFACTURING METHOD

#### (57)Abstract:

PROBLEM TO BE SOLVED: To provide a surface conductive type electron emission element that has plural electron emission membranes which have a less dispersion in the amount of electron emission.

SOLUTION: Since electrodes 38, 40 that are made from PTC material having high TCR of about  $5 \times 10^8$  (ppm/°C) are mounted with an electron emission membrane 42 in series to each of plural electron emission membranes 42 at the position which is made to have a temperature-rise by its heat generation, a current value running through the electron emission membrane 42 is limited because the electrodes 38, 40 are made to have a temperature-rise and the resistance value increases when the electron emission membrane 42 is made to have a heat generation. For that reason, when a foaming treatment is performed, the current is limited because of the increase of resistance value of the electrodes 38, 40 at the time of heat generation of electron emission membrane 42, meanwhile the temperature of electrodes

38, 40 decreases by the current limitation and the resistance value decreases, then the current value increases again and the heat generation value of electron emission membrane 42 is increased, so the treatment is carried out roughly under a uniform condition.



#### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-148222

(P2001-148222A)

(43) 公開日 平成13年5月29日 (2001.5.29)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テマコード (参考)

H 0 1 J 1/316

H 0 1 C 7/02

H 0 1 C 7/02

H 0 1 J 9/02

E

H 0 1 J 9/02

29/04

29/04

31/12

C

31/12

1/30

E

審査請求 未請求 請求項の数 7 O L (全 13 頁)

(21) 出願番号

特願平11-329841

(22) 出願日

平成11年11月19日 (1999.11.19)

(71) 出願人 000004293

株式会社ノリタケカンパニーリミテド

愛知県名古屋市区則武新町三丁目1番36号

(71) 出願人 599042717

ノリタケ電子工業株式会社

愛知県名古屋市区則武新町三丁目1番36号

(72) 発明者 堀見 和徳

愛知県名古屋市区則武新町三丁目1番36号 ノリタケ電子工業株式会社内

(74) 代理人 100085361

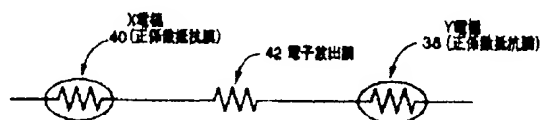
弁理士 池田 治幸 (外2名)

(54) 【発明の名称】 表面伝導型電子放出素子およびその形成方法

(57) 【要約】

【課題】電子放出量のばらつきの少ない複数個の電子放出膜を備えた表面伝導型電子放出素子を提供する。

【解決手段】複数個の電子放出膜42の各々毎に、その発熱により温度上昇せられる位置において $5 \times 10^8$  (ppm/°C) 程度の高いTCRを有するPTC材料から成る電極38、40がその電子放出膜42と直列に設けられていることから、その電子放出膜42が発熱させられると、電極38、40が温度上昇させられてその抵抗値が増大するため電子放出膜42に流れる電流値が制限される。そのため、フォーミング処理を施すに際して、電子放出膜42の発熱時には電極38、40の抵抗値が増加して電流が制限される一方、電流制限により電極38、40の温度が低下してその抵抗値が減少すると電流値が再び増加して電子放出膜42の発熱量が増加させられるため、略一様な条件下で処理が為される。



しながら、このフォーミング時における個々の電子放出膜644の印加電圧がばらつくことから、複数個の電子放出膜644の温度が相互に不均一になるため、間隙の大きさの様な亀裂70を生成できなくなって電子放出量がばらつくという問題があった。印加電圧の相違は、第一配線72および第二配線74の抵抗値が一様ではないこと、および電子放出膜644自体の抵抗値も一様ではないことに起因するものと考えられる。

【0005】本発明は、以上の事情を背景として為されたものであって、その目的は、電子放出量のばらつきの少ない複数個の電子放出膜を備えたSCEを提供することにある。

【0006】

【課題を解決するための第1の手段】斯かる目的を達成するため、第1発明の要旨とするところは、各対相互に所定間隔を以て設けられた複数対の第一電極および第二電極と、それら各対の第一電極および第二電極間にそれぞれ設けられた複数個の電子放出膜と、一方向に沿って設けられてそれぞれ複数個の前記第一電極に接続された複数本の第一配線と、その第一配線と交差する他方向に沿って設けられてそれぞれ複数個の前記第二電極に接続された複数本の第二配線とを備えたSCEであって、

(a) 前記複数個の電子放出膜の各々毎に、その発熱により温度上昇せられる位置においてその電子放出膜と電気的に直列に設けられ、1000(ppm/°C)以上のTCRを有するPTC材料から成る正係数抵抗膜を含むことにある。

【0007】

【第1発明の効果】このようにすれば、電子放出膜が発熱させられると、正係数抵抗膜が温度上昇させられてその抵抗値が増大する。そのため、フォーミング処理を施すに際して、第一配線、第二配線、第一電極、および第二電極を介して電圧が印加されることにより電子放出膜が発熱させられると、それに直列に接続されている正係数抵抗膜の抵抗値が増加することから、その電子放出膜に流れる電流がその正係数抵抗膜によって制限され、その発熱が抑制される。発熱が抑制されることにより正係数抵抗膜の温度が低下するとその抵抗値が減少することから、電流値が再び増加して発熱量が増加させられる。したがって、電子放出膜の温度は、正係数抵抗膜の抵抗値の増減に応じた一定の範囲に保たれる。このとき、正係数抵抗膜を構成するPTC材料は、1000(ppm/°C)以上の高いTCRを有していることから、僅かな温度変化で抵抗値が著しく増減させられるため、電子放出膜の温度の変化幅は極めて小さくなる。上記により、複数個の電子放出膜相互の温度のばらつきが抑制されることから、フォーミング処理によって形成される亀裂のばらつきが少なくなるため、電子放出量のばらつきの少ない複数個の電子放出膜を備えたSCEが得られる。

【0008】

【第1発明の他の態様】ここで、好適には、前記正係数抵抗膜は、バリウム、ニッケルクロム合金、(亜鉛、チタン、ニッケル、鉛、鉄、およびニオブ)の何れかの酸化物、一般式  $Ba_{1-x}A_xTi_{1-y}B_yO_3$  (但し、Aは固溶しているストロンチウムまたは鉛、Bは固溶しているジルコニウムおよび錫の少なくとも一方、Cは固溶していない酸化銅、三酸化二鉄、二酸化マンガンの少なくとも一種)で表されるチタン酸バリウム系化合物、およびグラファイトの何れかから成り、或いはこれらの何れかを主成分とするものである。このようにすれば、これらは何れも高いTCRを有したPTC材料であることから、電子放出膜の温度を一層狭い温度範囲に保つことができる。なお、上記材料は、単結晶、多結晶、焼結体、多孔質体、或いは非晶質(アモルファス)等の何れの形態を成すものであってもよい。また、これらの材料には、必要な温度特性に応じて種々の不純物を添加できる。この不純物は、固溶するものであっても、固溶しないものであってもよい。以下の説明においても、特に断らない限り、「不純物」は両者を含むものである。前記PTC材料のうち、例えばチタン酸バリウム系材料は、キュリー点近傍で抵抗値が急増する性質があるが、この温度は不純物が添加されるとその種類に応じて高温側或いは低温側に添加量に応じた値だけ変化する。そのため、不純物の種類および量を適宜定めることにより、フォーミング処理時における電子放出膜の温度を所望の温度範囲に保持し得る。不純物の例としては、抵抗値が急変する温度を高温側に変化させる鉛、低温側に変化させるストロンチウム、ジルコニウムや硫黄等が挙げられる。

【0009】また、好適には、前記正係数抵抗膜は、前記第一電極および前記第二電極の少なくとも一方を構成するものである。このようにすれば、第一電極および第二電極の少なくとも一方がPTC材料で構成されることにより、正係数抵抗膜が実質的に電子放出膜と直列に設けられる。すなわち、正係数抵抗膜は、電子放出膜の発熱量に応じて温度上昇させられる必要があるため、その電子放出膜の可及的近傍に配設することが望まれる。上記のようにすれば、正係数抵抗膜と電子放出膜とが接触して設けられることになるため、その電子放出膜の温度を一層確実に制御することができる。

【0010】因みに、従来のSCEの電極は、例えば、ニッケル(Ni)、クロム(Cr)、金(Au)、モリブデン(Mo)、タングステン(W)、白金(Pt)、チタン(Ti)、アルミニウム(Al)、銅(Cu)、およびパラジウム(Pd)等の金属材料や合金材料、或いは、酸化ルテニウム( $RuO_2$ )、酸化インジウム-酸化錫( $In_2O_3-SnO_2$ :ITO)等の金属酸化物等が用いられていた。上記各材料のうちニッケル、クロム、金、モリブデン、タングステン、白金、チタン、アルミニウム、銅、およびパラジウム等の金属材料や合金材料は、PTC材料ではあるがTCRが3900(ppm/°C)

程度以下であることから、電子放出膜の発熱によって温度上昇させられても抵抗値の増加量が小さく、電流値延いては電子放出膜の温度上昇を十分に抑制することができない。一方、酸化ルテニウムおよびITO等の金属酸化物はNTC材料であることから、電子放出膜の発熱によって温度上昇させられると抵抗値が減少し、電流値を却って増加させてその発熱延いては温度上昇を促進する。すなわち、従来のフォーミング処理における電子放出膜への印加電圧のばらつきは、このように電極が電流制限に何ら寄与せず、或いは反対に温度上昇した電子放出膜に流れる電流を増加させることにも起因していたのである。

#### 【0011】

【課題を解決するための第2の手段】また、前記目的を達成するための第2発明の要旨とするところは、各対相互に所定間隔を以て設けられた複数対の第一電極および第二電極と、それら各対の第一電極および第二電極間にそれぞれ設けられた複数個の電子放出膜と、一方向に沿って設けられてそれぞれ複数個の前記第一電極に接続された複数本の第一配線と、その第一配線と交差する他方向に沿って設けられてそれぞれ複数個の前記第二電極に接続された複数本の第二配線とを備えた表面伝導型電子放出素子であって、(a) 前記複数個の電子放出膜の各々毎に、その発熱により温度上昇させられる位置においてその電子放出膜と電気的に並列に設けられた抵抗温度係数(CTR)が負の負温度係数(NTC)材料から成る負係数抵抗膜を含むことにある。

#### 【0012】

【第2発明の効果】このようにすれば、電子放出膜が発熱させられると、負係数抵抗膜が温度上昇させられてその抵抗値が減少する。そのため、フォーミング処理を施すに際して、第一配線、第二配線、第一電極、および第二電極を介して電圧が印加されることにより電子放出膜が発熱させられると、それに並列に接続されている負係数抵抗膜の抵抗値が減少することから、その負係数抵抗膜を通る電流量が増加させられて相対的にその電子放出膜を通る電流量が少なくなる。すなわち、実質的にその電子放出膜に流れる電流が制限され、その発熱が抑制される。発熱が抑制されることにより負係数抵抗膜の温度が低下するとその抵抗値が増加することから、電子放出膜を通る電流値が再び増加して発熱量が増加させられる。したがって、電子放出膜の温度は、負係数抵抗膜の抵抗値の増減に応じた一定の範囲に保たれることから、複数個の電子放出膜相互の温度のばらつきが抑制されてフォーミング処理によって形成される亀裂のばらつきが少なくなるため、電子放出量のばらつきの少ない複数個の電子放出膜を備えたSEDが得られる。

#### 【0013】

【第2発明の他の態様】ここで、好適には、前記負係数抵抗膜は、(珪素、ゲルマニウム、ダイヤモンド)の何

れかの単結晶或いはアモルファス構造体、(アルミニウム、銅、ニッケル、マンガン、コバルト、ジルコニウム、およびイットリウム)の何れかの酸化物の多結晶或いは焼結体、(チタン、バナジウム、バリウム、および珪素の何れかの酸化物)のアモルファス構造体、カルコゲン化合物、および(銀および銅)の硫化物の何れかから成り、或いはこれらの何れかを主成分とするものである。このようにすれば、これらは何れも高いCTRを有するNTC材料であることから、電子放出膜の温度を一層狭い温度範囲に保つことができる。なお、これらの材料には、必要な温度特性に応じてそれらに固溶する或いは固溶しない種々の不純物を添加できる。すなわち、上記NTC材料のうち例えば酸化バナジウムは、結晶構造の変化点近傍で抵抗値が急減する性質を持ち、この性質は不純物が添加されるとその種類や量に応じて変化する。そのため、不純物の種類および量を適宜定めることにより、フォーミング処理時における電子放出膜の温度を所望の温度範囲に保持し得る。不純物の例としてはバリウム(Ba)、燐(P)、カルシウム(Ca)等が挙げられる。

【0014】また、好適には、前記負係数抵抗膜は、前記電子放出膜の下側に重なる位置に設けられるものである。このようにすれば、負係数抵抗膜が電子放出膜に面接触させられるため、その電子放出膜から発生した熱が好適にその負係数抵抗膜に伝達される利点がある。すなわち、負係数抵抗膜は、電子放出膜の発熱量に応じて温度上昇させられる必要があるため、その電子放出膜の可及的近傍に配設することが望まれる。上記のようにすれば、負係数抵抗膜と電子放出膜とが接触して設けられることになるため、その電子放出膜の温度を一層確実に制御することができる。しかも、負係数抵抗膜を設けるための領域を電子放出膜、配線や電極等の形成面上に別途確保する必要がないため、負係数抵抗膜の存在が各膜の配置設計や電子放出膜の配設密度を高めること等の妨げにならない。

【0015】また、好適には、前記の正係数抵抗膜および負係数抵抗膜は、CTR(Critical Temperature Resistor)材料から成るものである。このようにすれば、CTR材料は相転移温度に関連して抵抗値が急激に変化する特徴を有しているため、電子放出膜の温度ばらつきを一層抑制できる。CTR材料としては、例えば、バナジウムやチタンの金属酸化物、或いは銀や銅の硫化物等が挙げられる。

#### 【0016】

【課題を解決するための第3の手段】また、前記目的を達成するための表面伝導型電子放出素子の形成方法の要旨とするところは、前記請求項1乃至6の何れかの表面伝導型電子放出素子を形成する方法であって、前記電子放出膜と共に前記正係数抵抗膜または前記負係数抵抗膜に電圧または電流を印加してその電子放出膜に亀裂を生成するフォーミング工程を含むことにある。

【0017】

【第3発明の効果】このようにすれば、フォーミング工程において電子放出膜に電圧または電流を印加する際には、同時に正係数抵抗膜或いは負係数抵抗膜にも電圧または電流が印加されるため、その際における電子放出膜の温度の変化幅が前述したように極めて小さくなる。したがって、複数個の電子放出膜相互の温度のばらつきが抑制されることから、フォーミング処理によって形成される亀裂のばらつきが少なくなるため、電子放出量のばらつきの少ない複数個の電子放出膜を備えたSCEが得られる。

【0018】

【発明の実施の形態】以下、本発明の一実施例を図面を参照して詳細に説明する。

【0019】図1は、本発明のSCEの一例が適用されたFED10の構成の一部を切り欠いて示す斜視図である。図において、FED10は、それぞれの略平坦な一面12、14が向かい合うように所定間隔を隔てて互いに平行に配置された相互に同様な寸法・形状の前面板16および背面板18と、それら間に配置されたスペーサ22とを備えたものである。それら前面板16、背面板18およびスペーサ22は互いに気密に封着されており、それらによってFED10の外周器である気密容器が構成されている。気密容器内は例えば $6.7 \times 10^{-7}$  (Pa) [ $5 \times 10^{-7}$  (Torr)] 程度の真空になっている。

【0020】上記の前面板16および背面板18は、例えばそれぞれ $1 \sim 2$  (mm) 程度の均一な厚さを備えて透光性を有する軟化点が $600$  (°C) 程度の高歪点ガラス、例えばソーダライム・ガラス等から成るものである。また、前記のスペーサ22は、例えば、前面板16および背面板18と同様な外形寸法を有する矩形棒状或いは格子状を成すものである。このスペーサ22は、例えば $4 \sim 6$  合金から成る $2 \sim 5$  (mm) 程度の均一な厚さの矩形棒状或いは格子状等の素材の表面に、 $600$  (°C) 程度の軟化点の珪酸ガラス等から成る図示しない絶縁ガラス層が $10$  ( $\mu$ m) 程度の厚さに電着等によって設けられて構成されている。このため、前面板16と背面板18との間隔すなわち気密空間の高さ寸法は、例えば $2 \sim 5$  (mm) 程度である。

【0021】また、前面板16の一面12には、例えばIn<sub>2</sub>O<sub>3</sub> (酸化インジウム錫: Indium Tin Oxide) 等から成る $0.1 \sim 0.5$  (mm) 程度の幅寸法のストライプ状の複数本の透明な陽極24が、例えば $0.1 \sim 0.5$  (mm) 程度の一定の中心間隔を以て一方向に沿って並んで設けられている。それら複数本の陽極24の各々の表面には、R (赤)、G (緑)、B (青) の3つの発光色の何れかに対応する蛍光体層26が、例えば、その一方向と直交する方向にR、G、Bの順に繰り返し並ぶように、陽極24と同様な幅寸法を以てストライプ状或いはマトリクス状に設けられている。上記の陽極24は、例えばスパッ

タ等の薄膜法によって例えば $1$  ( $\mu$ m) 程度の厚さに形成されたものであり、シート抵抗値が $10$  ( $\Omega/\square$ ) 以下程度の比較的高い導電性を備えている。また、上記の蛍光体層26は、例えば、ZnO:Zn、ZnS:Ag+In<sub>2</sub>O<sub>3</sub>等の電子線によって可視光を発する材料から構成されるものであって、例えば厚膜スクリーン印刷法等によって $10 \sim 20$  ( $\mu$ m) 程度の厚さで設けられることにより、面積抵抗率が $500$  ( $\Omega/\text{cm}^2$ ) 以下程度の導電性を付与されている。

【0022】また、前面板16の一面12のうちの蛍光体層26が設けられていない残部には、例えば黒色顔料を含むガラスから成るブラック・マトリクス(マスク) 28が $10 \sim 20$  ( $\mu$ m) 程度の厚さで設けられており、それら蛍光体層26の表面およびブラック・マトリクス28の表面は、一面12の全面にそれら蛍光体層26およびブラック・マトリクス28の表面形状に倣って設けられた $100 \sim 200$  (nm) 程度の厚さのメタル・バック30によって覆われている。上記のブラック・マトリクス28は例えば厚膜スクリーン印刷法等によって設けられたものであり、蛍光体層26がストライプ状に設けられている場合にはその間を通るストライプ状に、蛍光体層26がマトリクス状に設けられている場合には格子状に形成される。また、上記のメタル・バック30は例えばアルミニウム薄膜の蒸着等によって設けられたものであり、比較的光滑な表面を有しているが、電子が容易に透過する程度の厚さの薄膜に形成されている。

【0023】一方、前記の背面板18の一面14には、互いに直交する二方向(列方向すなわちY方向および行方向すなわちX方向)に沿ってそれぞれ伸びる複数本の列方向(Y方向)配線32および行方向(X方向)配線34が、層間絶縁層36を介して重ねて備えられている。列方向配線32は、前面板16上の陽極24に平行に設けられており、その中心間隔は陽極24と同様である。これに対して、それらに直交する方向に沿って伸びる行方向配線34の中心間隔は、例えば列方向配線32のその3倍の $0.3 \sim 1.5$  (mm) 程度になっている。また、列方向配線32の幅寸法は $100$  ( $\mu$ m) 程度であり、厚さ寸法は例えば $12$  ( $\mu$ m) 程度である。一方、行方向配線34の幅寸法は $300$  ( $\mu$ m) 程度であり、厚さ寸法は $20$  ( $\mu$ m) 程度である。

【0024】上記の列方向配線32および行方向配線34は、例えば、何れも厚膜銀等の厚膜導体から成るものであり、背面板18の内面14に厚膜スクリーン印刷法等を用いて形成されている。また、内面14上には、その列方向配線32に沿った方向においては行方向配線34と同様な一定の中心間隔を以てその行方向配線34相互間に位置するように並び、且つその行方向配線34に沿った方向においては列方向配線32と同様な一定の中心間隔を以てその列方向配線32相互間に位置するように並ぶ複数個の矩形のY電極38が備えられる。行方向配線34に沿った方向における背面板18の断面の壁部

を拡大した図2(a)に示すように、列方向配線32は、それら複数個のY電極38に一部が重なる位置に設けられており、Y電極38はその列方向配線32に電気的に接続されている。また、複数個のY電極38の各々とそれが接続されたものに隣接する列方向配線32の間には、その列方向配線32に沿って伸び且つそれとは電気的に絶縁させられた長手状のX電極40がそれぞれ備えられている。本実施例においては、列方向配線32および行方向配線34が第一配線および第二配線に、Y電極38およびX電極40が第一電極および第二電極にそれぞれ相当する。

【0025】図3は、上記配線32、34および電極38、40等の位置関係を説明するための平面図である。上記のY電極は、例えば列方向配線32に沿った方向における長さ寸法wが数( $\mu\text{m}$ )〜数百( $\mu\text{m}$ )程度に形成されたものであり、上記のX電極40は、一端部側においてY電極38との間隔xが例えば数百(nm)〜数百( $\mu\text{m}$ )程度(例えば0.5〜20( $\mu\text{m}$ )程度の小さな値になるように形成されたものである。行方向配線34はX電極40の他端部40aに重なる位置に設けられており、X電極40はその行方向配線34に電気的に接続されている。これら両電極38、40は、何れも600( $^{\circ}\text{C}$ )付近におけるTCRが $5 \times 10^8$ (ppm/ $^{\circ}\text{C}$ )程度の酸化チタン( $\text{TiO}_2$ )を主成分としSn、Zrを添加物(固溶した不純物)として含むPTC材料すなわち正係数抵抗膜から成るものであり、例えば真空蒸着法やスパッタ等の薄膜プロセスによって300( $\text{\AA}$ )程度の厚さ寸法に膜形成された後、フォトリソグラフィ等を用いてパターン形成されている。したがって、本実施例においては、電極38、40全体が正係数抵抗膜で構成される。電極38、40の抵抗値は600( $^{\circ}\text{C}$ )以上で急激に増加し、室温において50( $\Omega$ )程度の区間の抵抗値が例えば630( $^{\circ}\text{C}$ )において10( $\text{k}\Omega$ )程度になる。

【0026】また、Y電極38およびX電極40間に形成されている隙間には、平面形状が略円形を成し一部がそれらに重なる電子放出膜42が備えられている。すなわち、電極38、40を構成する正係数抵抗膜は、電子放出膜42に直列に接続されている。前記の[42(a)]は、この電子放出膜42を通る断面を表している。電子放出膜42は、例えば酸化パラジウムを主成分とするものであって、例えば100( $\text{\AA}$ )程度の厚さ寸法を備えたものである。この電子放出膜42は、フォーミングと称される通電処理が施されて局所的に破壊、変形、若しくは変質させられることにより、Y電極38およびX電極40間の隙間内にナノメートルオーダーの亀裂44を有している。したがって、Y電極38とX電極40とは、電子放出膜42が両者に重なるように設けられているが、その電子放出膜42が電気的には極めて高抵抗であるため、実質的に接続されてはいない。なお、亀裂44は、[41]においては左端に位置する一つについて例示した、

【0027】また、列方向配線32および行方向配線34の間に設けられた前記の層間絶縁層36は、その行方向配線34に沿って伸びる長手状を成すが、その長手方向の一端(行方向配線34とX電極40とが重なっている側の一端)が凸部36aを一定の間隔で断続的に備えた波状に形成されていることから、その幅寸法は一樣ではない。凸部36aは、複数本の列方向配線32と行方向配線34との重なり部分46毎に設けられており、ここでは絶縁層36がその上側に位置する行方向配線34の幅方向においてその両側にはみ出している。このため、層間絶縁層36は、重なり部分46においては行方向配線34よりも幅広に形成されていることから、列方向配線32を覆ってそれらを電気的に絶縁する。絶縁層36は、列方向配線32および行方向配線34を確実に絶縁しており、それらが電気的に短絡した部分(短絡欠陥)は存在しない。

【0028】一方、行方向配線34毎の凸部36a相互間の凹部36bが備えられる部分では、X電極40と重なっている行方向配線34の一端側で、絶縁層36がその行方向配線34よりもその幅方向において引っ込んでゐる。そのため、図3に示されるように、行方向配線34とX電極40との重なり部分48には、それらの間に絶縁層36が存在しない部分があることから、前述したようにそれら行方向配線34およびX電極40はそこで電気的に接続される。層間絶縁層36は、このように複数本の列方向配線32および複数個のX電極40に部分的に重なるように設けられた行方向配線34を、その列方向配線32とは絶縁させ且つそのX電極40とは接続させるために設けられている。[42(b)]は、行方向配線34に沿った方向における上記重なり部分48を通る背面図18の断面を表したものであり、図に示されるように、絶縁層36で覆われた列方向電極32は行方向配線34に接触していないが、絶縁層36で覆われていないX電極40は行方向配線34に接触する。

【0029】以上のように構成されるFED10を駆動する際には、スクリーンバック30に例えば5(kV)程度の一定の加速電圧を定常的に印加した状態で、例えば、複数本の行方向配線34に順次負電圧(走査電圧)を印加して走査すると共に、複数本の列方向配線32のうち所望のものにその走査に同期して正電圧(信号電圧)を印加すると、列方向配線32および行方向配線34を介してそれぞれ電圧を印加されたY電極38およびX電極40間の大きな電圧勾配に基づいて生じる電界放出(Field Emission)によって、それらの間に設けられた電子放出膜42から電子が放出される。この電子は、前面板16上に設けられた陽極24に所定の正電圧(加速電圧)が印加されることにより、その陽極24に向かって飛ぶ。これにより、その陽極24上に設けられている前記蛍光体層26に電子が衝突させられ、蛍光体層26が発光させられる。したがって、本実施例において

は、列方向配線3.2および行方向配線3.4の交点毎に表示の1ドットが形成され、3ドットに対応する行方向に並ぶ5色の蛍光体層3.6毎に1画素が構成される。この場合において、各々が表示の1ドットに対応する複数個の電子放出膜4.2は、相互に電子放出量や電子放出効率のばらつきが少ないため、FED10の表示面である前面板1.6の表面において、観視する上では均一な輝度を得られる。

【0030】なお、蛍光体層2.6はメタル・バック3.0で覆われているが、そのメタル・バック3.0は極めて薄いので、電子はそのメタル・バック3.0を透過して蛍光体層2.6に入射して蛍光体に衝突する。一方、蛍光体層2.6で発生した光は、前面板1.6側だけでなく背面板1.8側にも向かうが、その背面板1.8側に向かう光はアルミニウム薄膜3.0で前面板1.6側に反射される。したがって、発生した光の殆どが前面板1.6を透過して射出されることとなるため、実質的な発光効率が高められる。すなわち、FED10は、前面板1.6側から蛍光体層2.6を透過した光を観察する所謂透過型の表示装置に構成されている。なお、FED10には、気密容器内から排気するための排気穴等が備えられているが、図においては省略した。

【0031】上記のFED10は、例えば前面板1.6および背面板1.8にそれぞれ必要な膜形成を施した後、一面1.2、1.4が向かい合う向きでスペーサ2.2を介して鉛ガラス等のシール・ガラスで封着することで製造される。その製造工程のうち、背面板1.8上に積層形成される列方向配線3.2および行方向配線3.4すなわち積層配線の形成工程は、例えば図4に示される工程図に従って実施される。以下、図4、工程の各段階における背面板内面1.4の膜形成状態を表した図5(a)～(f)および工程の各段階における断面を表した図6(a)～(c)を参照して配線3.2、3.4の形成方法を説明する。

【0032】図4において、まず、電極形成工程S14においては、背面板1.8の内面1.4上に薄膜形成技術を用いて酸化チタンから成るY電極3.8およびX電極4.0を形成する。この工程は例えば以下のように行われる。すなわち、例えば、真空チャンバ内において、酸化チタンを主成分とするPVD材料をスパッタリング等によって内面1.4上に300(Å)程度の厚さで成膜し、チャンバから取り出してエッチング法等を用いて内面1.4の全面に感光性樹脂を塗布する。この感光性樹脂を前記の電極3.8、4.0のパターンに対応するネガパターンで露光・現像した後、真空チャンバ内でイオン・ミリング(イオン・ビーム・エッチング)等で不要部の酸化チタンを除去し、チャンバから取り出した基板を剥離液で処理して感光性樹脂を取り除く。これにより、前記の図1乃至3に示されるY電極3.8およびX電極4.0が内面1.4上に設けられる。この後、電極3.8、4.0は必要に応じて、例えば抵抗値の急変する中心温度を変

化させたい場合や抵抗値の急変度合い(B定数)を変化させたい場合等には、真空中、還元雰囲気或いは酸化雰囲気(大気中)等において500～1500(°C)程度の温度で加熱することにより、酸化チタンの結晶構造や粒界構造等を改質し、或いはチタンの原子価を制御する。図5(a)、図6(a)は、それぞれこの段階を示している。なお、図6(a)は、図5(a)におけるVIa～VIa'視断面に対応する。また、図5の各図(a)～(f)においては、電極3.8、4.0を一对だけ、すなわち列方向配線3.2と行方向配線3.4の一点だけを示した。

【0033】次いで、列方向配線形成工程S2においては、例えば厚膜スクリーン印刷法等を利用して厚膜銀から成る列方向配線3.2を、一部がY電極3.8に重なるように形成する。この工程は例えば以下のように行われる。すなわち、例えば、銀粉末およびガラス粉末を樹脂成分と共に溶剤に分散させた厚膜銀ペーストを、予め定められたパターン(本実施例ではストライプ・パターンで例えば15(μm)程度の厚さに塗布し、乾燥機内に入れて120(°C)程度の温度で乾燥してペースト中の溶剤成分を除去してペーストを硬化させる。そして、焼成炉で例えば大気雰囲気下480(°C)程度の温度で10(分間)程度保持して加熱処理を施す。これにより、溶剤が除去された乾燥膜中の樹脂等の有機成分が焼失せられると共に、銀粉末やガラス成分が熔融され且つ加熱処理の冷却過程で硬化させられて、例えば12(μm)程度の厚さの厚膜銀から成る前記列方向配線3.2が生成される。これら印刷乃至焼成処理は、必要な列方向配線3.2の厚みに応じて例えば2回繰り返される。図5(b)はこの段階を示している。

【0034】続く層間絶縁層形成工程S3においては、列方向配線3.2の場合と同様に厚膜スクリーン印刷法を利用して、列方向配線3.2に垂直な方向に沿って伸びるストライプ・パターンで、その列方向配線3.2上の厚さ寸法が28(μm)程度の層間絶縁層3.6を形成する。この工程において、厚膜スクリーン印刷に用いるペーストは、ガラス粉末を樹脂成分と共に溶剤に分散した厚膜絶縁ペーストであり、印刷乃至焼成処理は、必要な厚みに応じて例えば5回程度繰り返される。図5(c)はこの段階を示している。

【0035】続く行方向配線形成工程S4においては、列方向配線3.2および層間絶縁層3.6の場合と同様に厚膜スクリーン印刷法を利用して、上記のストライプ状の層間絶縁層3.6上に、それに沿って伸びるストライプ・パターンで膜厚が例えば20(μm)程度の前記の行方向配線3.4を形成する。この工程において用いられるペーストは、列方向配線3.2の場合と同じものであり、印刷乃至焼成処理の繰り返し回数もそれと同様である。図5(d)および図6(b)は、この段階を示している。なお、図5(d)においては、前記の図3等とは異なり、行方向配線3.4が層間絶縁層3.6よりも細幅に形成されること



によって列方向配線32と絶縁させられている場合を示した。

【0036】また、電子放出膜形成工程S5においては、Y電極38およびX電極40間に、それらに跨がるように電子放出膜42を形成する。この電子放出膜42は、例えば、有機パラジウム・ペーストをインク・ジェット方式等によって塗布し、例えば70(°C)程度の温度で乾燥した後、400(°C)程度の温度で大気雰囲気において加熱処理を施すことにより、有機パラジウムを分解および酸化して100(Å)程度の厚さの酸化パラジウムを生成したものである。図5(e)および図6(c)は、この段階を示している。上記の有機パラジウム・ペーストは、パラジウムの金属有機化合物を溶媒に分散させたものであるが、これに代えてパラジウムの超微粒子を溶媒に分散させたペースト等を用いてもよい。

【0037】背面板18の膜形成工程を終えた後、陽極34、蛍光体層26、ブラックマトリクス28、およびメタルバック30を一面12に形成して別途作成した前面板16を、スペーサ22を介して背面板18とに当接部にフリット・ガラス等の封着剤を塗布して重ね合わせ、加熱処理を施して前面板16および背面板18を気密に封着する。そして、封着形成された気密容器内から図示しない排気管を通して排気することにより、容器内を前記の真空度まで減圧する。

【0038】そして、上記の減圧状態のまま、フォーミング工程S6において、列方向配線32および行方向配線34間に電圧を印加して電子放出膜42に通電することにより、その電子放出膜42の組織を部分的に破壊或いは改質して前記の亀裂44を生成する。フォーミング処理の条件は、例えば図7に示されるように、ピークが5(V)程度のパルス電圧を2(分間)程度印加するものであり、これにより、電子放出膜42に電子放出機能が与えられる。

【0039】上記のフォーミング処理において、電圧印加により電子放出膜42が発熱させられると、それに接して設けられている電極38、40が熱伝導により温度上昇させられる。この場合において、図8に示されるように、P-Ti材料で構成された電極38、40は電子放出膜42に直列に接続されているため、温度上昇量に応じてそれら電極38、40の抵抗値が増加すると、その抵抗値の増加量に応じて電子放出膜42に流れる電流値が少なくなる。電流値が減少すると、電子放出膜42の発熱量は減少させられるため、電極38、40の温度が低下する。しかしながら、温度が低下すると電極38、40の抵抗値が減少することから、再び電子放出膜42に流れる電流値が増加して発熱量が増加する。したがって、電子放出膜42の温度は、電極38、40の抵抗値変化に応じた一定の範囲、電極38、40が酸化チタンで構成された本実施例では、その抵抗値が600(°C)のときの100(Ω)程度から急激に増加して670(°C)では10(K

Ω)程度になることから、例えば、600～630(°C)程度の範囲に保たれる。このように、電子放出膜42に直列に接続された電極38、40すなわち正係数抵抗膜の抵抗値変化により、通電された際のその電子放出膜42の温度が一定範囲に保持されることから、本実施例においては、複数の電子放出膜42に対するフォーミング処理がばらつきの少ない略一定の温度条件下で為され、ばらつきの少ない略均一な亀裂44が形成される。そのため、複数の電子放出膜42の電子放出量や電子放出効率のばらつきが少なくなるのである。

【0040】上記のフォーミング処理が全ての電子放出膜42に施された後、気密容器に備えられている図示しない排気管をガス・バーナ等で溶断して封止し、容器内の図示しないゲッタに加熱してゲッタ処理を行うことにより、前記のFED10が得られる。

【0041】要するに、本実施例においては、電極38、40が酸化チタンで構成されることにより、複数の電子放出膜42の各々毎に、その発熱により温度上昇させられる位置において、 $5 \times 10^2$ (ppm/°C)程度の高いTCRを有するP-Ti材料から成る正係数抵抗膜がその電子放出膜42と直列に設けられることから、その電子放出膜42が発熱させられると、電極38、40が温度上昇させられてその抵抗値が増大するため電子放出膜42に流れる電流値が制限される。そのため、フォーミング処理を施すに際して、列方向配線32および行方向配線34を介して電圧が印加されると、電子放出膜42の発熱により電極38、40の抵抗値が増加して電流が制限される一方、電流制限により電極38、40の温度が低下してその抵抗値が減少すると電流値が再び増加して電子放出膜42の発熱量が増加させられる。したがって、電子放出膜42の温度は、高いTCRを有する電極38、40の抵抗値の増減に応じた略一定の狭い範囲に保たれることから、複数の電子放出膜42相互の温度のばらつきが抑制されてばらつきの少ない亀裂が形成されるため、電子放出量のばらつきの少ない複数の電子放出膜42を備えたFED10が得られる。

【0042】また、本実施例においては、電極38、40がP-Ti材料である酸化チタンを主成分とする材料で構成されることにより、正係数抵抗膜が実質的に電子放出膜42と直列に設けられる。そのため、電子放出膜42に接触させられている電極38、40によって正係数抵抗膜が構成されていることから、その電子放出膜42の発熱量に応じて直列に接続された正係数抵抗膜が速やかに温度上昇させられる。そのため、電子放出膜42の温度を一層確実に制御することができる。

【0043】しかも、本実施例においては、電極38、40が正係数抵抗膜によって構成されることにより、その正係数抵抗膜が電子放出膜42に接して設けられることから、電子放出膜42の発熱により速やかに温度上昇させられるため、非接触の場合に比較して一層確実

にその温度を制御できる。

【0044】次に、本発明の他の実施例を説明する。なお、以下の実施例において、前述の実施例と共通する部分は同一の符号を付して説明を省略する。

【0045】図9は、正係数抵抗膜50の他の配設例を説明するための前記の図5(e)に対応する図である。図において、一対の電極のうちの一方のX電極50は、前記のX電極40と同様な形状で設けられているが、他方のY電極52は、前記のY電極38よりも細幅に形成されている。そのため、Y電極52と列方向配線32とは数( $\mu\text{m}$ )程度の僅かな距離を隔てて位置させられており、列方向配線32はY電極52に重なる位置に設けられていない。それらY電極52と列方向配線32との間には、それらと重なるようにそれらよりも下側、すなわちそれらと背面板18との間に正係数抵抗膜54が設けられている。したがって、Y電極52は、その正係数抵抗膜54を介して列方向配線32に接続されている。

【0046】上記のX電極50およびY電極52は、従来と同様な薄膜プロセスで形成された100(Å)程度の厚さの白金薄膜で構成されている。そのため、白金はP.T.C材料ではあるが、T.C.R.がせいぜい3900(ppm/°C)程度に過ぎないことから、フォーミング処理を施す際に電子放出膜42が発熱させられ、その熱が熱伝導により伝達されて温度上昇させられても、抵抗値の増加が小さく、電子放出膜42に流れる電流は実質的に制限されない。一方、前記の正係数抵抗膜54は、例えば、抵抗値が急変する温度近傍でのT.C.R.が $5 \times 10^8$ (ppm/°C)程度である酸化チタン系材料で構成されている。電子放出膜42が発熱させられた際には、その熱がY電極52を介してこの正係数抵抗膜54にも伝達される。そのため、電極38、40自体がP.T.C材料で構成された前記の図1乃至図8に示される実施例の場合と同様に、フォーミング処理時にはその正係数抵抗膜54によって電子放出膜42の発熱時に電流が制限されることから、その電子放出膜42の温度が一定範囲に保たれる。したがって、本実施例においても、複数個の電子放出膜42の各々に対するフォーミング処理条件のばらつきが少なくなるため、形成される亀裂44のばらつきが少なくなると、F.E.D.全面におけるその電子放出量や電子放出効率のばらつきが少なくなる。

【0047】図10は、さらに他の実施例のS.C.E.の要部断面構造を説明する図である。図10において、背面板内面14には、列方向配線32に接続されたY電極50および行方向配線34に接続されたX電極58が備えられている。また、それら電極56、58の間には、電子放出膜42がそれらに一部が重なるように設けられている。また、電極56、58間には、更に、それらが一部に重なるように負係数抵抗膜60が設けられており、上記の電子放出膜42はその負係数抵抗膜60上に位置する。なお、図から明らかなように、電極56、58は

負係数抵抗膜60よりも上側に配置されており、電子放出膜42はその電極56、58上に配置されていることから、電極56、58は、それら電子放出膜42と負係数抵抗膜60とにその一部が挟まれている。このため、それら電子放出膜42および負係数抵抗膜60は、何れも図における左右方向の両端部において電極56、58に直接接続され、負係数抵抗膜60は電子放出膜42に並列に設けられた状態にある。

【0048】上記電極56、58は、何れも薄膜プロセスで形成された100(Å)程度の厚さの白金薄膜から成るものである。このため、本実施例においても、図9に示された実施例の場合と同様に、電極56、58は温度上昇させられた際に電流を制限する作用を有していない。一方、上記の負係数抵抗膜60は、100(Å)程度の膜厚を有して電子放出膜42と略同様な直径に形成された、例えば抵抗値が急変する温度付近でのT.C.R.が $6 \times 10^8$ (ppm/°C)程度の負の温度係数(N.T.C.)を有するコバルトやアルミニウム等の酸化物から成る、すなわち、負係数抵抗膜60は、670(°C)程度の温度から抵抗値が急激に低下するC.T.R.材料である。負係数抵抗膜60の抵抗値は670(°C)以上で急激に減少し、例えば、室温において210(KΩ)程度の区間で700(°C)における抵抗値が20(KΩ)程度になる。そのため、負係数抵抗膜60は、常温では数百(KΩ)程度の高い抵抗値を有しているが、温度上昇に伴ってその抵抗値が著しく低下する。

【0049】本実施例のS.C.E.は、概略前記の図4に示される工程に従って製造されるが、上記の負係数抵抗膜60は、その図4における電極形成工程S1に先立って形成される。以下、上記S.C.E.の製造方法の概略を、製造過程の途中段階における膜形成状態を表した図11(a)～(c)を参照して説明する。まず、例えば厚膜スクリーン印刷法を用いて、N.T.C.溶液を背面板内面14に前記の負係数抵抗膜60の配設パターンで塗布する。N.T.C.溶液は、例えば、コバルトやアルミニウム等の酸化物がN.T.C.特性を有する金属材料の金属有機化合物を有機溶剤に溶解して適当な粘度に調整したものであり、粘度調節や印刷性を高める等の目的に応じて樹脂粉末が添加されている。溶液を塗布した後、例えば100(°C)程度の温度で乾燥し、600(°C)程度の温度で加熱処理を施すことにより、溶液中の有機成分が除去されると共に金属成分が酸化させられて、前記の負係数抵抗膜60が生成される。図11(a)はこの段階を示している。

【0050】上記のように負係数抵抗膜60を形成した後、前記の図4に示される電極形成工程S1において、図1乃至図8に示される実施例の場合と同様に、背面板内面14に電極56、58を形成する。この電極形成は、例えば電子ビーム蒸着により白金を100(Å)程度の厚さに膜形成した後、フォトリソグラフィ技術を利用して、電極56、58が相互に離隔し且つそれらの一部が

負係数抵抗膜60に重なるようにパターン形成することにより行われる。図11(b)は、この段階を示している。

【0051】次いで、前記の列方向配線形成工程S2乃至電子放出膜形成工程S5が同様に実施される。このとき、電子放出膜42を形成するための有機パラジウム・ペーストは、負係数抵抗膜60に略重なるように、それと略同様な寸法および形状を以て塗布される。ペーストを塗布した後、乾燥および加熱処理工程を経て、100(Å)程度の厚さの酸化パラジウムから成る電子放出膜42が負係数抵抗膜60に重なって生成される。図11(c)は、この段階を示している。なお、前記の図10は、続くフォーミング工程S6が実施された後のこの図におけるX-X'視断面に対応するものである。

【0052】このように膜形成を終えた後、前面板16と重ね合わせて気密に封着し、フォーミング工程S6において、電子放出膜42にフォーミング処理が施される。このフォーミング処理における処理方法も前述の実施例と同様であるが、本実施例においては、負係数抵抗膜60が電子放出膜42に重なる位置においてその下側に設けられている。そのため、電圧印加により電子放出膜42が発熱させられると、その下側にそれに接して設けられている負係数抵抗膜60が熱伝導により温度上昇させられる。

【0053】この場合において、図11に示されるように、NTC材料で構成された負係数抵抗膜60は電子放出膜42に並列に接続されているため、温度上昇量に応じてその負係数抵抗膜60の抵抗値が減少すると、電極56、58間に流される電流がその負係数抵抗膜60によってバイパスされることから、その抵抗値の減少量に応じて電子放出膜42に流れる電流値が少なくなる。電流値が減少すると、電子放出膜42の発熱量は減少させられるため、負係数抵抗膜60の温度が低下する。しかしながら、温度が低下すると負係数抵抗膜60の抵抗値が増加することから、再び電子放出膜42に流れる電流値が増加して発熱量が増加する。したがって、電子放出膜42の温度は、負係数抵抗膜60の抵抗値変化に応じた一定の範囲、負係数抵抗膜60が酸化化コバルトで構成された場合には、その抵抗値が670(°C)から急激に減少して700(°C)では20(KΩ)程度になることから、例えば670～700(°C)程度の範囲に保たれる。このように電子放出膜42に並列に接続された負係数抵抗膜60の抵抗値変化により、通電された際のその電子放出膜42の温度が一定範囲に保持されることから、本実施例においても、複数の電子放出膜42に対するフォーミング処理が略一定のばらつきの少ない温度条件下で為され、形成される亀裂44のばらつきが少なくなる。

【0054】なお、電子放出膜42のフォーミング時には、負係数抵抗膜60の抵抗値が比較的低い値に成っているため、亀裂44が形成される際にその負係数抵抗膜

60が同時に破壊されることはない。このため、Y電極56およびX電極58間には負係数抵抗膜60が当初形成された状態のまま残存することになる。しかしながら、FED10の使用時においては、電子放出膜42は真空中において亀裂44の形成後例えばY電極56およびX電極58間の抵抗値が数(kΩ)～数十(kΩ)程度であるのに対し、高温に成っていない負係数抵抗膜60は数百(kΩ)以上のそれよりも遙かに高い抵抗値を有するため、FED10の駆動時において電極56、58間が負係数抵抗膜60によって電氣的に短絡させられることはない。

【0055】しかも、本実施例においては、負係数抵抗膜60はCTR材料であるため、相転移温度に関連して抵抗値が急激に減少することから、複数の電子放出膜相互の温度ばらつきが一層抑制されて、フォーミング処理によって形成される亀裂44の大きさのばらつきが一層少くされる。

【0056】図13は、電子放出膜42に並列に設けられる他の負係数抵抗膜62の配設例を説明する図である。図において、電子放出膜42を通る断面は前記の図2と同様に構成されており、その下には電流制限に寄与するような膜は何ら設けられていない。負係数抵抗膜62は全体の平面形状が略矩形を成し、その電子放出膜42に並んで、それとは異なる位置において電極56、58を接続するように設けられている。なお、図において、電極56、58が負係数抵抗膜62の上側に配置されているが、これらの上下関係は反対であっても差し支えない。また、負係数抵抗膜62の形状や大きさは、必要とする特性に応じて適宜変更できる。このように構成された負係数抵抗膜62においても、フォーミング処理時に電子放出膜42が発熱させられると、背面板18や電極56、58を介して熱が伝達されて温度上昇させられ、抵抗値が減少させられることによって電流をバイパスして電子放出膜42に流れる電流値を制限する。したがって、負係数抵抗膜62は、電子放出膜42に接触してはいないが、その発熱の影響の及ぶ十分に近傍に設けられていることから、本実施例によっても、フォーミング処理が略一定の温度条件下で為されるため、背面板18の全面において亀裂44のばらつきが少なくなり、電子放出量や電子放出効率のばらつきが少なくなる。

【0057】以上、本発明の一実施例を図面を参照して詳細に説明したが、本発明は、更に別の態様でも実施できる。

【0058】例えば、実施例においては、画像表示装置であるカラー表示用のFED10を構成するSCEに本発明が適用された場合について説明したが、SCEを備えた電子線発生装置であれば、他の形式のカラー或いはモノクロ表示装置や電子顕微鏡の電子源等にも本発明は同様に適用される。

【0059】また、実施例においては、正係数抵抗膜の

構成材料として酸化チタンが、負係数抵抗膜の構成材料として酸化コバルト或いは酸化アルミニウムがそれぞれ用いられた場合について説明したが、正係数抵抗膜は、10000(ppm/°C)以上のTCRを有するPTC材料であれば適宜のもの、例えば、バリウム、ニッケル・クロム合金（亜鉛、ニッケル、鉛、鉄、およびニオブ）の何れかの酸化物、前述したような種々の不純物が固溶し或いは非固溶状態で含まれるチタン酸バリウム系材料、およびグラファイト等、或いは、これらを主成分とする薄膜材料や厚膜材料等を適宜用いることができる。また、負係数抵抗膜は、NTC材料であれば適宜のもの、例えば、（珪素、ゲルマニウム、ダイヤモンド）の何れかの単結晶或いはアモルファス構造体、（アルミニウム、銅、ニッケル、マンガン、コバルト、ジルコニウム、およびリチウム）の何れかの酸化物の多結晶或いは焼結体（チタン或いは珪素の酸化物）のアモルファス構造体、カルコゲン化合物、および（銀および銅）の硫化物等、或いはこれらを主成分とする薄膜材料や厚膜材料等を適宜用いることができる。

【0060】また、図1乃至図8に示される実施例においては、電極38、40の両方が正係数抵抗膜で構成されていたが、複数の電子放出膜42の各々毎に正係数抵抗膜が直列に接続されていれば本発明の効果を享受できるため、電極38、40の一方だけが正係数抵抗膜で構成されていれば、他方は白金等の従来と同様の材料で構成されていても差し支えない。また、図9に示される実施例においては、Y電極54と列方向配線32との間だけに正係数抵抗膜54が設けられていたが、行方向配線34とX電極40との間だけに、或いは両方に正係数抵抗膜54を設けることもできる。

【0061】また、実施例においては、前面板16と背面板18とを封着した後に電子放出膜42のフォーミング処理を施していたが、封着とフォーミング処理の順序は反対でも差し支えない。なお、封着前に実施する場合は、背面板18を真空チャンバ内に入れて処理すればよい。

【0062】また、実施例においては、電極38、40等が薄膜技術で形成され、電子放出膜42がインク・ジェットによる塗布で形成されていたが、これらの形成方法は適宜変更できる。例えば、電極38、40等を厚膜技術で形成し、電子放出膜42を薄膜技術や印刷法等で形成することもできる。また、形成される各膜の厚さや大きさ等は、それらの構成材料や形成方法、或いはSCEの用途等に応じて適宜変更される。

【0063】また、図10乃至図12に示される実施例においては、負係数抵抗膜60が電子放出膜42と略同様な形状および大きさに設けられていたが、それらは重ねて設けられ且つ何れも電極56、58にその一部が重なる範囲で適宜変更でき、異なる形状および大きさに設けてよい。但し、下側に形成される負係数抵抗膜60の

外側に電子放出膜42がはみ出すように設けると、その電子放出膜42の表面を滑らか且つ平坦に形成することが困難になって、複数の電子放出膜42相互に電子放出量や電子放出効率にばらつきが生じ得るため、負係数抵抗膜60を電子放出膜42と同程度以上の大きさに設けて電子放出膜42をその外側にはみ出させないことが好ましい。

【0064】また、実施例においては、正係数抵抗膜および負係数抵抗膜の構成材料に特に不純物が含まれていない場合について説明したが、それらの構成材料には、必要とする温度特性に応じて適宜の不純物を含み得る。

【0065】また、正係数抵抗膜および負係数抵抗膜の構成材料は、何れも電子放出膜42との電位障壁を形成しない材料が用いられることが好ましい。

【0066】その他、一々例示はしないが、本発明はその主旨を逸脱しない範囲で種々変更を加え得るものである。

#### 【4面の簡単な説明】

【図1】本発明の一実施例のFEDの構成を一部を切り欠いて示す斜視図である。

【図2】(a)は、図1における背面板のIIa-IIa視断面の要部を、(b)は、同IIb-IIb視断面の要部をそれぞれ拡大して示す図である。

【図3】図1のFEDにおいて背面板上の配線の相互関係を説明するための要部を拡大した平面図である。

【図4】図1のFEDの背面板上に設けられる電極や配線等の形成工程を説明する工程図である。

【図5】(a)～(f)は、それぞれ図4の各段階における膜形成状態を説明する図である。

【図6】(a)～(c)は、図5におけるVIa-VIa視断面、VIb-VIb視断面、およびVIc-VIc視断面にそれぞれ対応する図である。

【図7】フォーミング電圧波形を説明する図である。

【図8】電極および電子放出膜の電気的な配置関係を説明する図である。

【図9】正係数抵抗膜の他の配設例を説明する図である。

【図10】負係数抵抗膜の配設例を説明する断面構造図である。

【図11】(a)～(c)は、図10のSCEの製造工程の要部段階における膜形成状態を説明する平面図である。

【図12】図10のSCEにおける電極および電子放出膜の電気的な配置関係を説明する図である。

【図13】負係数抵抗膜の他の配設例を説明する図である。

【図14】従来の問題点を説明するための電子放出膜の近傍を示す図である。

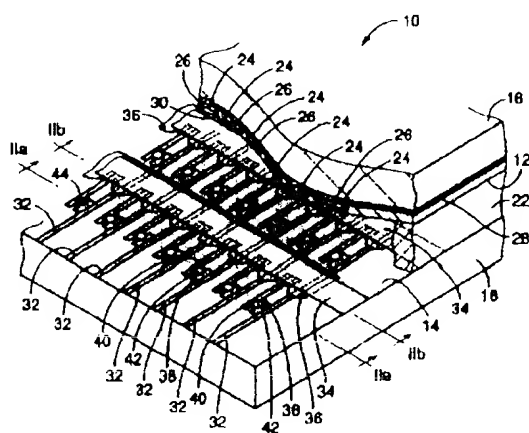
【図15】従来の問題点を説明するためのフォーミング処理方法を説明する図である。

【符号の説明】

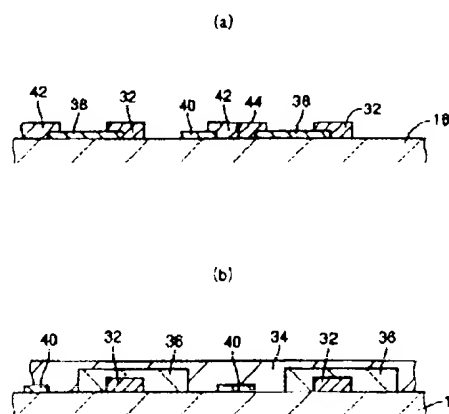
32 : 列方向配線 (第一配線)  
 34 : 行方向配線 (第二配線)  
 38 : Y電極 (第一電極、正係数抵抗膜)

40 : X電極 (第二電極、正係数抵抗膜)  
 42 : 電子放出膜

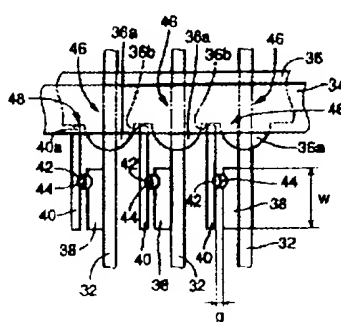
【図1】



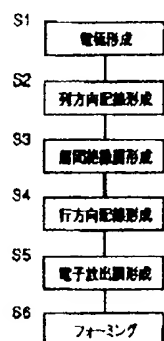
【図2】



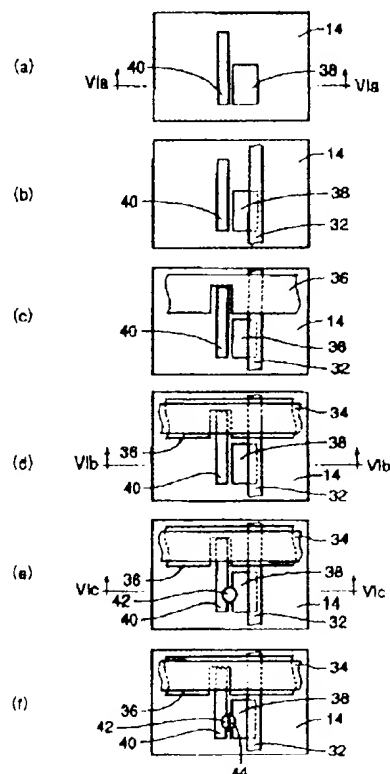
【図3】



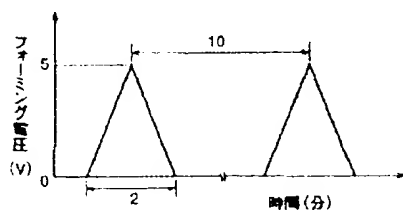
【図4】



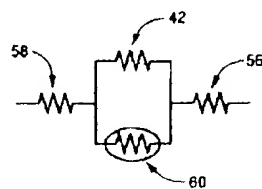
【図5】



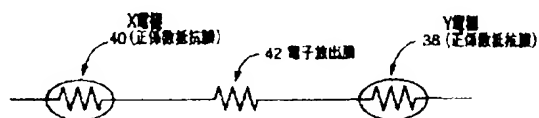
【図7】



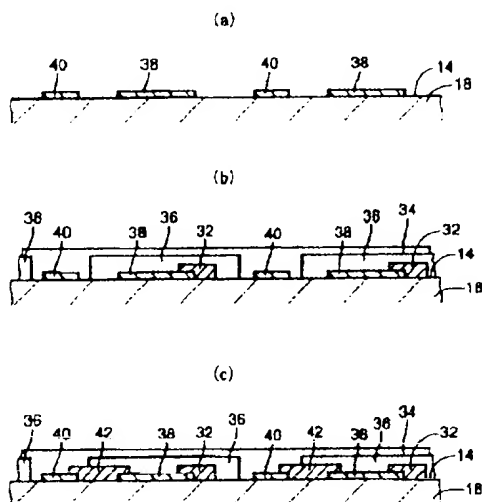
【図12】



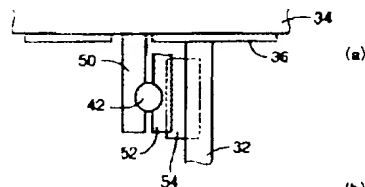
【図8】



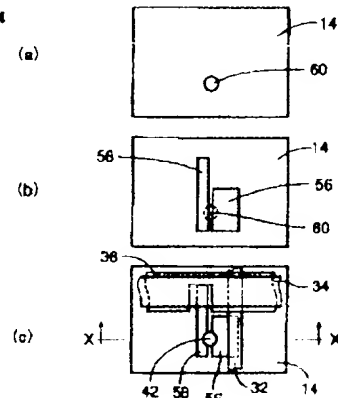
【図6】



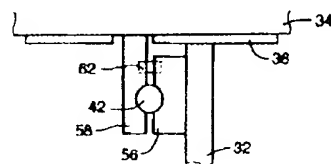
【図9】



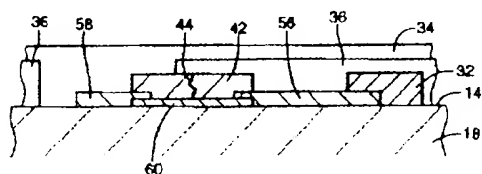
【図11】



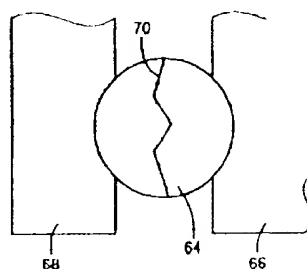
【図13】



【図10】



【図14】



【図15】

